طراحی تقویت کننده ی اختلاف تک خروجی

محمد نخبه زعیم ۸۷۲۳۰۷۷
nokhbeh۱۰۰@gmail.com
استاد: دکتر یاوری

۸ تیر ۱۳۹۰

۱ محاسبات کلی لازمه ی طراحی

در این بخش تک تک پارامتر های خواسته شده ی مدار بررسی می شوند و شرایط لازمه ی هر کدام در نظر گرفته می شود.

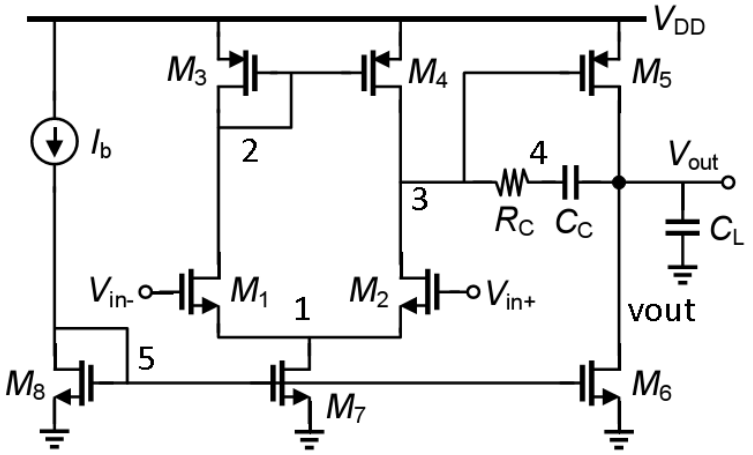


Fig. 1: The single-ended two-stage amplifier.

شکل ۱ : شکل مدار.

۱.۱ بهره ی تفاضلی

محاسبات گین و فرکانس قطع را با محاسبه ی گین تفاضلی و گین مشترک در طبقه ی اول و نسبت آنها شروع می کنیم.
برای حالت تفاضلی داریم:

$$G_m = \frac{g_{m۱}\frac{g_{m۴}}{g_{m۳}} + g_{m۲}}{۲}(r_{ds۴}||r_{ds۲})g_{m۵} \quad (۱)$$

$$R_{out} = (r_{ds۵}||r_{ds۶}) \quad (۲)$$

$$A_{vDiff} = -G_m R_{out} = \frac{g_{m۱}\frac{g_{m۴}}{g_{m۳}} + g_{m۲}}{۲}(r_{ds۴}||r_{ds۲})g_{m۵}(r_{ds۵}||r_{ds۶}) \quad (۳)$$

۲.۱ بهره ی حالت مشترک

برای حالت مشترک نیز داریم: با توجه به هم ولتاژ بودن نقاط ۲ و ۳ از نیم مدار مشترک استفاده می کنیم:

$$A_{vcom} = \frac{(\frac{۱}{g_{m۳}}||r_{ds۳}||r_{ds۱})}{۲r_{ds۷}}g_{m۵}(r_{ds۵}||r_{ds۶}) \quad (۴)$$

با توجه به اینکه $R_{ss} = r_{ds۷}$ و $I_{d۷} = ۲I_{d۱-۴}$ و $r_{ds} = \frac{۱}{\lambda I_d}$ پس داریم، $R_{ss} = \frac{r_{ds۱}}{۲}$ پس:

$$CMRR = \frac{g_m(r_{ds}||r_{ds})}{\frac{(\frac{۱}{g_m}||r_{ds}||r_{ds})}{r_{ds}}} = (g_m r_{ds}/۲)(g_m r_{ds} + ۲) \quad (۵)$$

که در آن $\frac{۲}{\lambda I_{d۷}} = \frac{۱}{\lambda I_d} = r_{ds۱-۴} = r_{ds}$ و $\frac{I_{d۷}}{V_{eff}} = \frac{۲I_d}{V_{eff}} = g_m = g_{m۱-۴}$. پس:

$$CMRR \simeq \frac{(\frac{۲}{\lambda V_{eff}})^۲}{۲} \quad (۶)$$

۳.۱ سوئینگ خروجی

از طرف دیگر برای swing و مقدار dc خروجی داریم، $V_{outDC} = ۰/۷۵$ و $V_D D = ۱/۵$ پس $swing^+ = swing^- = ۰/۵$ پس: $V_{eff۵-۶} < ۰/۲۵$

۴.۱ SR

برای SR داریم:

$$SR = min(\frac{I_{d۶} - ۲I_{d۱}}{C_l}, \frac{۲I_{d۱}}{C_c}) \quad (۷)$$

برای اینکه یکی به تنهایی محدود کننده نباشد، $I_{d۶} = ۲I_{d۱}(۱ + \frac{C_c}{C_l}) = I_{d۷}(۱ + \frac{C_c}{C_l})$.

۵.۱ آفست سیستماتیک

باید توجه داشت که آفست سیستماتیک نباید داشته باشیم پس:

$$\frac{(W/L)_۶}{(W/L)_۷} = \frac{(W/L)_۵}{۲(W/L)_۳} \quad (۸)$$

۶.۱ پاسخ فرکانسی

برای قطب های تفاضلی مدار داریم:

$$R_{C_c} = \frac{V_t}{I_t} = \frac{(r_{ds۵}||r_{ds۶})(g_{m۵}(r_{ds۲}||r_{ds۴})+۱)I_t - (R_c + r_{ds۲}||r_{ds۴})I_t}{I_t} \quad (۹)$$

می دانیم که $I_{d۵} = I_{d۶}$ پس $r_{ds۵} = r_{ds۶} = r'_{ds}$ پس

$$R_{C_c} = (r'_{ds}/۲)(g_{m۵}r_{ds}/۲ + ۱) - (R_c + r_{ds}/۲) \quad (۱۰)$$

برای قطب دوم داریم:

$$R_{C_l} = r_{ds۶}||r_{ds۵}||(R_c + r_{ds۴}||r_{ds۲})||(g_{m۵}\frac{r_{ds۲}||r_{ds۴}}{r_{ds۲}||r_{ds۴} + R_c})^{-۱} \quad (۱۱)$$

$$R_{C_l} = (r'_{ds}/۲)||(R_c + r_{ds}/۲)||(g_{m۵}\frac{r_{ds}/۲}{R_c + r_{ds}/۲})^{-۱} \quad (۱۲)$$

برای صفر مدار داریم: $\omega_z = \frac{۱}{C_c(g_m^{-۱} - R_c}$

۷.۱ زمان نشست

برای زمان نشست داریم:

$$t_s = t_{SR} + t_{LS} \quad (۱۳)$$

$$e^{\frac{t_{LS}}{\tau}} = \frac{۰/۱}{۱۰۰} \Rightarrow t_{LS} = ۶/۹\tau = \frac{۶/۹}{\omega_{-۳db}} \simeq \frac{۶/۹}{\beta A_{\cdot}\omega_{p۱}} \quad (۱۴)$$

$$t_{SR} = \frac{۱}{SR} \quad (۱۵)$$

۲ طراحی دست نویس

برای برآورده کردن شرایط خواسته شده با استفاده از فرمولهای بدست آمده از قسمت قبل می توان نوشت:
(در تمامی محاسبات فرض بر این است که $\lambda = ۰/۱$)
برای swing مناسب: $V_{eff} \simeq ۰/۲V$
برای SR مناسب داریم: $I_{d۶} = ۲I_{d۷} = ۲mA \Rightarrow I_{d۷} = ۱mA$ برای حفظ دقت و صرفه جویی
در توان مصرفی داریم: $I_b = ۰/۱mA$
پس داریم:

$SR = 0.5V/ns \Rightarrow t_{SR} = 2ns$
$I_{d1-4} = 0.5mA \Rightarrow r_{ds} = 20k\Omega, g_m = 5ms$
$I_{d5-6} = 2mA \Rightarrow r'_{ds} = 5k\Omega, g_{m5} = 20ms$
$g_m r_{ds} = 100 \Rightarrow A_d = 2500$
$\Rightarrow R_{C_c} = 117.5k\Omega$
$\Rightarrow R_{C_l} = 200\Omega$

پس داریم:

$\omega_{p1} = 4.31 \times 10^6$
$t_{LS} = 0.64ns$
$t_s = 2.64ns$
$\omega_z = 1.2\omega_t \simeq 1.2\omega_{ta} = 12.9 \times 10^{10} \Rightarrow R_c = 161$

حال که شرایط بر قرار است ابعاد ترانزیستور ها را بدست می آوریم.
$(W/L)_7 = 10 \times 5\mu m/0.25\mu m$
$(W/L)_6 = 10 \times 10\mu m/0.25\mu m, V_{eff} = 0.1 < 0.25$
$(W/L)_8 = 1 \times 5\mu m/0.25\mu m$
$(W/L)_{1,2} = 0.5m/(0.1^2 500\mu) = 5 \times 5\mu m/0.25\mu m, V_{eff} = 0.1$
$(W/L)_5 = 2m/(0.2^2 150\mu) = 8 \times 10\mu m/0.25\mu m, V_{eff} = 0.2$

برای نداشتن آفست سیستماتیک
$(W/L)_{3,4} = 0.5m/(0.2^2 150\mu) = 4 \times 5\mu m/0.25\mu m, V_{eff} = 0.2 < 0.25$
با توجه به این مقادیر داریم:
$CMRR = 72.32dB$

۱.۲ مشکلات عملی

متاسفانه مدل خطی ما از ترانزیستور فقط تا حدودی صحیح است بنابراین اگر بخواهیم در ابعاد کوچک مثل ۰.۱۳ ولتاژهایی را نظیر DC خروجی بدون استفاده از روشهای متداول تثبیت ولتاژ عملی نیست. بنابراین لازم است با معدل کاملا دقیق و با سعی خطا ابعاد ترانزیستور ها با توجه به ملاحضات تئوری طوری تغییر کنند که این ولتاژ تثبیت شود. خوشبختانه در مورد V_{eff} درجه آزادی وجود دارد و فقط کافی است از مقدار مجاز بیشتر نشود، پس با در نظر گرفتن آفست سیستماتیک نسبتی به (W/L) ها ضرب کرده تا ولتاژ خروجی تثبیت شود. با سعی و خطا داریم:
$(W/L)_{3,4} = 5 \times 11.5\mu/0.15\mu, V_{eff} = 0.65$
$(W/L)_5 = 20 \times 11.5\mu/0.15\mu, V_{eff} = 0.65$

۳ شبیه سازی و نتایج

```
AC Simulation of a NMOS input single-ended diff pair
* Calling the technology file
.lib './BSIM3_130nm'    TT
* Amplifier nestlist
M1    2     vin-    1    ss    TN    W=5u     L=0.25u                  M=10
M2    3     vin+    1    ss    TN    W=5u     L=0.25u                  M=10
M3    2     2       dd   dd    TP    W=11.5u    L=0.15u                M=5
M4    3     2       dd   dd    TP    W=11.5u    L=0.15u                M=5
M5    vout  3       dd   dd    TP    W=11.5u    L=0.15u                M=20
M6    vout  5       ss   ss    TN    W=10u      L=0.25u                M=10
M7    1     5       ss   ss    TN    W=5u     L=0.25u          M=10
M8    5     5       ss   ss    TN    W=5u     L=0.25u          M=1
Ib    dd    5      dc=100u
vdd   dd    0       dc=1.5
vss   ss    0       dc=0
Cl                  vout      ss        2p
Cc        vout      4      2p
Rc        4         3      160
*Rt       9         ss     1
************************************************************
** AC simulation
*vinac     vin+      im0     ac=1
vindc1    vin+      ss      dc=1
vindc2    vin-      ss      dc=1
.dc  iref dec 100 0.01mA  10mA
**.option  acout=0
.probe   v(vout, ss)
* You can use these functions to plot the results with MATLAB
.print  v(vout, ss)
.option ingold=2
.measure   ac  gain          find  vdb(vout, ss) at=15
.measure   ac  unity_gain    when  vdb(vout, ss)=0
```

```
.measure   ac  phase_margin   find  vp(ss, vout) when vdb(vout, ss)=0
.probe
.end
```

کد۱. کد ساختار مدار و تحلیل DC

```
AC Simulation of a NMOS input single-ended diff pair
 *Calling the technology file
.lib './BSIM3_130nm'    TT
 *Amplifier nestlist
M1    2     vin-    1    ss    TN    W=5u     L=0.25u                  M=10
M2    3     vin+    1    ss    TN    W=5u     L=0.25u                  M=10
M3    2     2       dd   dd    TP    W=5u     L=0.25u                  M=10
M4    3     2       dd   dd    TP    W=5u     L=0.25u                  M=10
M5    vout  3       dd   dd    TP    W=5u     L=0.25u                  M=40
M6    vout  5       ss   ss    TN    W=10u    L=0.25u                  M=10
M7    1     5       ss   ss    TN    W=5u     L=0.25u          M=10
M8    5     5       ss   ss    TN    W=5u     L=0.25u          M=1
Ib    dd    5       dc=100u
vdd   dd    0       dc=1.5
vss   ss    0       dc=0
Cl                  vout      ss     ۲   p
Cc        vout      4       2p
Rc        4         3       160
vindc1    vin+      s+      dc=1
vindc2    vin-      s-      dc=1
************************************************************
 **AC simulation
vinac1    0      s+     ac=1
vinac2    0      s-     ac=1
.ac   dec  500  10   50g
.option  acout=0
.probe   vdb(vout, ss)
.probe   vp(vout, ss)
```

*You can use these functions to plot the results with MATLAB

```
.print  vdb(vout, ss)
.print  vp(ss, vout)
.option ingold=2
.measure   ac  gain         find  vdb(vout, ss) at=15
.measure   ac  unity_gain    when  vdb(vout, ss)=0
.measure   ac  phase_margin   find  vp(ss, vout) when vdb(vout, ss)=0
.probe
.end
```

کد حالت مشترک، بهره ی خروجی 5.3db-

```
AC Simulation of a NMOS input single-ended diff pair
* Calling the technology file
.lib './BSIM3_130nm'    TT
* Amplifier nestlist
M1    2     vin-    1    ss    TN    W=5u     L=0.25u                M=10
M2    3     vin+    1    ss    TN    W=5u     L=0.25u                M=10
M3    2     2       dd   dd    TP    W=5u     L=0.25u                M=10
M4    3     2       dd   dd    TP    W=5u     L=0.25u                M=10
M5    vout  3       dd   dd    TP    W=5u     L=0.25u                M=40

M6    vout  5       ss   ss    TN    W=10u    L=0.25u                M=10
M7    1     5       ss   ss    TN    W=5u     L=0.25u          M=10
M8    5     5       ss   ss    TN    W=5u     L=0.25u          M=1
Ib    dd    5       dc=100u
vdd   dd    0       dc=1.5
vss   ss    0       dc=0
Cl                  vout      ss        2p
Cc        vout      4         2p
Rc        4         3         160
vindc1    vin+      s+        dc=1
vindc2    vin-      s-        dc=1
```

```
************************************************************
** AC simulation
vinac1    0     s+     ac=1
vinac2    s-     0     ac=1
.ac   dec  500  10   50g
.option  acout=0
.probe   vdb(vout, ss)
.probe   vp(vout, ss)
* You can use these functions to plot the results with MATLAB
.print  vdb(vout, ss)
.print  vp(ss, vout)
.option ingold=2
.measure   ac  gain          find  vdb(vout, ss) at=15
.measure   ac  unity_gain     when  vdb(vout, ss)=0
.measure   ac  phase_margin   find  vp(ss, vout) when vdb(vout, ss)=0
.probe
.end
```

کد حالت تفاضلی با بهره ی 63.4db

```
Transient simulation of a NMOS input single-ended diff pair
 *Calling the technology file
.lib './BSIM3_130nm'    TT
* Amplifier nestlist
M1    2     vin-    1     ss     TN     W=5u     L=0.25u                  M=10
M2    3     vin+    1     ss     TN     W=5u     L=0.25u                  M=10
M3    2     2       dd    dd     TP     W=11.5u    L=0.15u                M=5
M4    3     2       dd    dd     TP     W=11.5u    L=0.15u                M=5
M5    vout  3       dd    dd     TP     W=11.5u    L=0.15u                M=20
M6    vout  5       ss    ss     TN     W=10u      L=0.25u                M=10
M7    1     5       ss    ss     TN     W=5u       L=0.25u          M=10
M8    5     5       ss    ss     TN     W=5u       L=0.25u          M=1
Ib    dd    5       dc=100u
```

```
vdd   dd    0      dc=1.5
vss   ss    0      dc=0
Cl                 vout      ss        2p
Cc       vout    4     2p
Rc       4       3     160
vf       vin-    vout  0.25
*********************************************************
** Transient simulation
*vshort   vin-     vout  dc=0
vpulse1  vin+     0     pulse(0.9  1.1  0  0.1n  0.1n  5n   10n)
.probe   v(vout, ss)
.print   v(vout, ss)
.option ingold=2
.option accurate=1
.tran 0.002n 50n
.probe
.end
```

کد پاسخ پله با فیدبک واحد

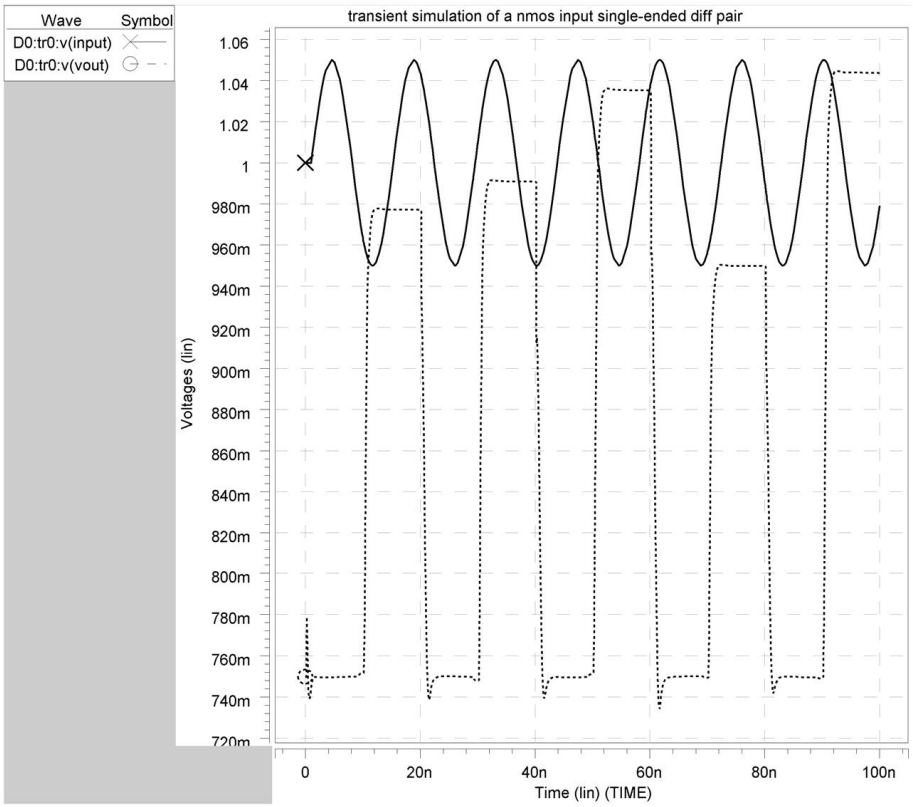
Transient simulation of a NMOS input single-ended diff pair

```
 *Calling the technology file
.lib './BSIM3_130nm'    TT
* Amplifier nestlist
M1    2     vin-    1    ss    TN    W=5u     L=0.25u                M=10
M2    3     vin+    1    ss    TN    W=5u     L=0.25u                M=10
M3    2     2       dd   dd    TP    W=5u     L=0.25u                M=10
M4    3     2       dd   dd    TP    W=5u     L=0.25u                M=10
M5    vout  3       dd   dd    TP    W=5u     L=0.25u                M=40
M6    vout  5       ss   ss    TN    W=10u    L=0.25u                M=10
M7    1     5       ss   ss    TN    W=5u     L=0.25u          M=10
M8    5     5       ss   ss    TN    W=5u     L=0.25u          M=1
```

```
Ib    dd    5     dc=100u
vdd   dd    0     dc=1.5
vss   ss    0     dc=0
Cl                vout     ss       2p
Cc      vout    4     2p
Rc      4       3     160
vf      13    vout    0.25
************************************************************
** Transient simulation
CH                im0              vin-      1p
* Ideal switches in Hspice
g1                input     im0    vcr  pwl(1)  ph1   0    0.0v,10meg  1.5v,10
g2                im0         vout   vcr  pwl(1)  ph2   0    0.0v,10meg  1.5v,10
g3                vin-       13     vcr  pwl(1)  ph1   0    0.0v,10meg  1.5v,10
* Clock phases
vph1     ph1     0     pulse(0    1.5   0     0.2n  0.2n   9n    20n)
vph2     ph2     0     pulse(0    1.5   10n   0.2n  0.2n   9n    20n)
*vpulse1    input     0     pulse(0.4   1.4   0   0.1n  0.1n   5n    10n)
*vpulse2    input     0     pulse(1.4   0.4   0   0.1n  0.1n   5n    10n)
v5       input     0     sin(1      .1     70MEG    1ns    0)
vindc      vin+      0     dc=1
.probe   v(vout, ss)
.print   v(vout, ss)
.option ingold=2
.option accurate=1
.tran 0.002n 50n
.probe
.end
```

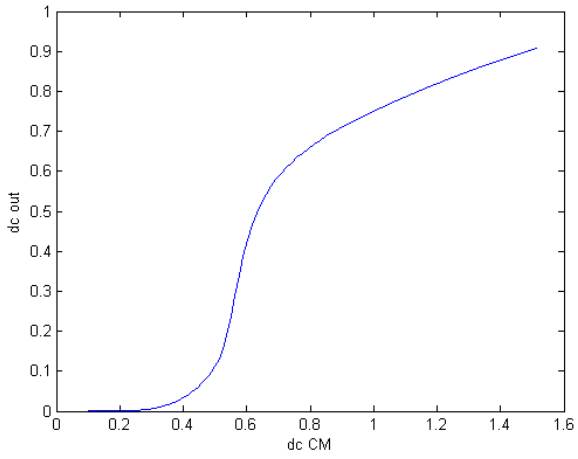
کد سمپل اند هولد

خروجی sample and hold



جواب سوالات:

۱. رابطه ی CM ورودی و آفست خروجی



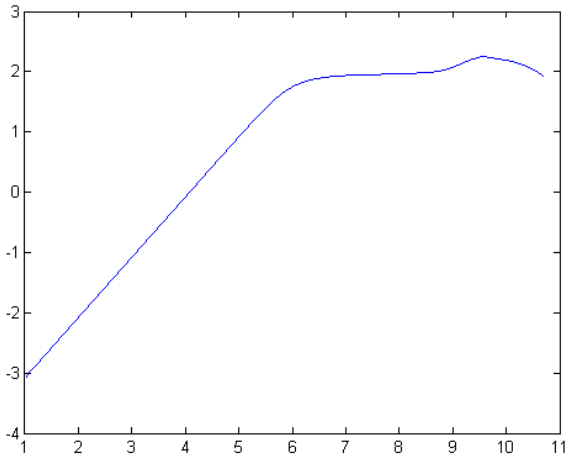
۲.

1volt p-p:SWING

بهره ی تفاضلی: 63.4

فرکانس بهره ی واحد: 1.1x10^9

حاشیه فاز: 58.6



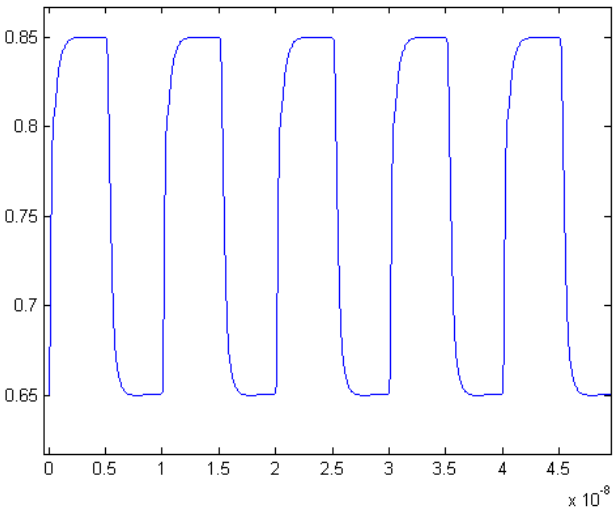
یک صفر حوالی مبدا یا روی مبدا

یک قطب حوالی 10^6

یک قطب حوالی 10^10

بهره ی ولتاژ مد مشترک:5.3-

68.7db:CMRR



.۳

زمان نشست+ 0.05%: 2.6ns (100mv)

زمان نشست- 0.05%: 3.3ns (100mv)

زمان نشست+ 0.05%: 3.7ns (1v)

زمان نشست- 0.05%: 6.5ns (1v)

.۴

زمان نشست+ 0.05%: 4ns (100mv)

زمان نشست- 0.05%: 3.2ns (100mv)

زمان نشست+ 0.05%: 4.5ns (1mv)

زمان نشست- 0.05%: 4.5ns (1mv)

.۵

در دمای ۴۰

زمان نشست+ 0.05%: 3.5ns (100mv)

زمان نشست- 0.05%: 4ns (100mv)

در دمای ۸۵

زمان نشست+ 0.05%: 4ns (100mv)

زمان نشست- 0.05%: 4.5ns (100mv)